

# Aplikasi Teori Graf pada State Diagram

Adhitya Ramadhanus 13511032  
Program Studi Teknik Informatika  
Sekolah Teknik Elektro dan Informatika  
Institut Teknologi Bandung, Jl. Ganessa 10 Bandung 40132, Indonesia  
13511032@std.stei.itb.ac.id

**Abstrak**—State diagram adalah bagian dari FSM (Finite State Machine) yang membentuk dan menentukan perilaku suatu rangkaian digital. State diagram memberikan gambaran secara visual terhadap perilaku suatu rangkaian digital. State diagram pada umumnya menggambarkan current state dan next state suatu rangkaian digital. Pada dasarnya state diagram dapat direpresentasikan dalam bentuk graf sehingga teori-teori yang dapat diterapkan pada graf dapat juga diterapkan pada state diagram. Makalah ini akan membahas tentang aplikasi teori graf pada state diagram untuk mempermudah proses desain rangkaian digital sekuensial.

**Kata Kunci**—Finite State Machine (FSM), Graf, State Diagram.

## I. PENDAHULUAN

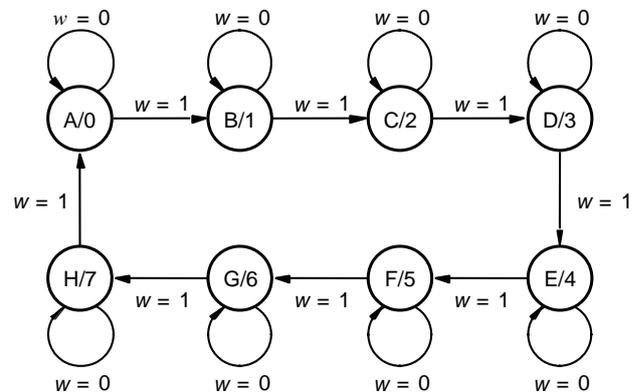
Alat-alat elektronik yang digunakan oleh manusia sehari-hari pada dasarnya adalah suatu mesin digital yang dirancang sesuai spesifikasi yang dibutuhkan. Spesifikasi ini termasuk *input/output*, *timing diagram* pada mesin tersebut. Setelah spesifikasi ditetapkan, dibuatlah suatu *state diagram*.

Mendesain *state diagram* adalah salah satu langkah awal dalam mendesain suatu rangkaian digital sekuensial. Sebelum diimplementasikan pada suatu devais, harus ditentukan terlebih dahulu bagaimana reaksi suatu rangkaian digital terhadap suatu *input* dan bagaimana *output* yang dihasilkan lalu apa yang akan dilakukan rangkaian tersebut selanjutnya.

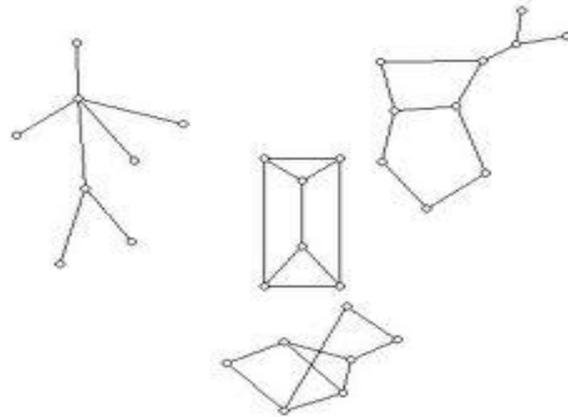
Oleh karena itu dibutuhkan *state diagram* untuk memberi gambaran bagaimana reaksi suatu rangkaian digital terhadap suatu *input* dan bagaimana *output* yang dihasilkan suatu rangkaian digital sekuensial.

*State diagram* dapat direpresentasikan dalam bentuk graf karena *state diagram* dan graf memiliki kemiripan secara visual, simpul-simpul pada graf dapat digambarkan sebagai state pada *state diagram* dan sisi-sisi pada graf dapat digambarkan sebagai *input/output* pada *state diagram*.

*State diagram* yang direpresentasikan dalam bentuk graf tentunya mewarisi sifat-sifat dan teori-teori yang dapat diterapkan pada suatu graf.



Gambar A contoh state diagram



Gambar B contoh Graf

## II. DASAR TEORI

### 1. FINITE STATEMACHINE

*Finite State Machine* atau *State Machine* adalah suatu model komputasi yang terdiri atas himpunan suatu state (kondisi) dan *input/output*.

*Finite State Machine* sering digunakan dalam desain program komputer maupun rangkaian digital sekuensial. *Finite State Machine* memiliki beberapa karakteristik :

- Terdiri atas beberapa state

- b. Mempunyai beberapa *input* dan *output* serta kondisi untuk mengubah suatu state
- c. Perilaku mesin tergantung pada kondisi saat itu dan input.
- d. Mempunyai kondisi awal (*initial state*)

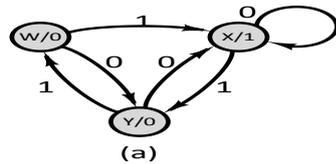
**1.1 Definisi Formal**

Definisi 1. Sebuah FSM didefinisikan oleh sebuah tuple  $(\Sigma; Q; q_0; F; \delta)$

- a.  $\Sigma$  adalah himpunan simbol yang mewakili *input*
- b.  $Q$  adalah himpunan kondisi pada mesin
- c.  $Q_0$  adalah kondisi awal
- d.  $F$  adalah kondisi mesin
- e.  $\delta: Q \times \Sigma \rightarrow Q$  adalah fungsi transisi mesin

**1.2 Moore Machine**

Moore Machine adalah *state machine* yang outputnya hanya bergantung pada kondisi



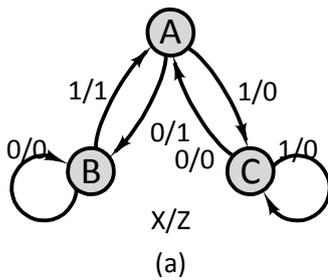
Present state	Input x		Outputs
	0	1	
w	y	x	0
x	x	y	1
y	x	w	0

(b)

**Gambar 1.1** Contoh Mealy Machine

**1.3 Mealy Machine**

Mealy Machine adalah *state machine* yang outputnya hanya bergantung pada kondisi mesin saat itu dan input saat itu.



Present state	Input x	
	0	1
A	B/1	C/0
B	B/0	A/1
C	A/0	C/0

Next state/output  
(b)

**Gambar 1.2** Contoh Moore Machine

**2. GRAF**

Graf adalah hubungan antara objek-objek diskrit pada matematika. Graf terdiri atas simpul dan sisi. Sisi-sisi pada graf berfungsi untuk

menghubungkan simpul-simpul. Graf dapat berupa graf berarah dan graf tidak berarah. Graf muncul pertama kali pada saat permasalahan jembatan konigsberg muncul sekitar tahun 1736.

Orang yang berhasil memecahkan permasalahan ini adalah leonhard euler, seorang matematikawan berkebangsaan swiss.

**2.1 Definisi Formal**

Graf  $G = (V, E)$ , yang dalam hal ini:

$V = \{v_1, v_2, \dots, v_n\}$

$E = \{e_1, e_2, \dots, e_n\}$

$E$  = himpunan sisi (*edges*) yang menghubungkan sepasang simpul

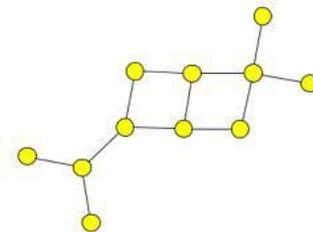
$V$  = himpunan tidak kosong dari simpul-simpul

**2.2.a Graf sederhana**

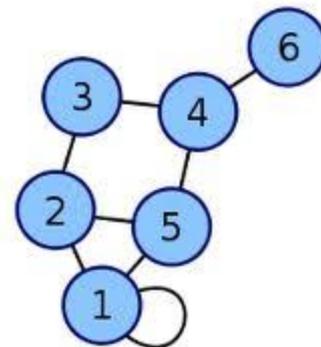
Graf sederhana adalah graf yang tidak memiliki sisi ganda atau gelang pada simpulnya.

**2.2.b Graf tak sederhana**

Graf tak sederhana adalah graf yang memiliki sisi ganda atau gelang pada simpulnya.



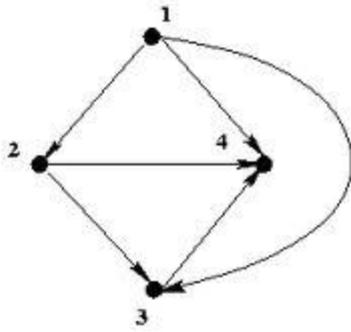
**Gambar 2.1** Graf sederhana



**Gambar 2.2** Graf tak sederhana

**2.3 Graf Berarah**

Graf Berarah adalah graf yang sisi-sisinya memiliki arah.



**Gambar 2.3** Graf Berarah

**2.4 Graf tak Berarah**

Graf tak berarah adalah graf yang sisi-sisinya tidak memiliki arah.

**2.5 Terhubung**

Graf dikatakan terhubung jika untuk setiap pasang simpul  $v_i$  dan  $v_j$ , terdapat lintasan yang menghubungkan kedua simpul tersebut.

**2.6 Ketetangaan**

Dua buah simpul dikatakan bertetangga bila keduanya terhubung langsung.

Ketetangaan dapat direpresentasikan dalam suatu matriks ketetangaan

	A	B	C
A	0	1	0
B	0	0	1
C	1	0	0

Contoh matriks ketetangaan

Dari matriks dapat disimpulkan bahwa simpul A berderajat 1 dan bertetangga dengan simpul B dan seterusnya.

**2.7 Bersisian**

Suatu sisi  $e=\{v_i,v_j\}$  bersisian dengan simpul  $v_i$  dan  $v_j$ .

**2.8 Derajat**

Derajat suatu simpul pada suatu graf dinotasikan sebagai  $d(v)$  dan didefinisikan sebagai jumlah sisi yang bersisian dengan simpul tersebut.

Derajat pada suatu graf sederhana maksimal bernilai  $(n-1)$ ,  $n$  adalah jumlah simpul.

Derajat suatu simpul pada graf berarah adalah jumlah sisi masuk dan sisi keluar pada simpul tersebut.

**2.9 Graf Khusus**

Graf khusus adalah graf yang memiliki sifat-sifat tertentu yang selalu berlaku pada graf yang termasuk dalam kategori tersebut. Contoh-contoh graf khusus adalah graf lengkap, graf lingkaran, dan graf teratur.

**2.9.a Graf Teratur**

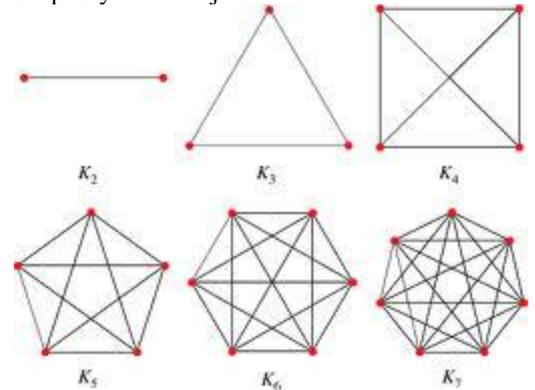
Graf teratur adalah graf yang derajat setiap simpulnya sama. Jumlah sisi pada graf tersebut adalah  $e=n r/2$ .  $R$  adalah derajat simpul dan  $n$  adalah jumlah simpul.

**2.9.b Graf Lengkap**

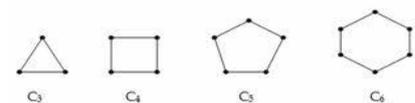
Graf Lengkap adalah graf sederhana yang setiap simpulnya terhubung ke semua simpul lainnya sehingga derajat tiap simpulnya sama dengan graf teratur dan jumlah sisinya dapat ditentukan dengan persamaan  $e=n r/2$ .

**2.9.c Graf Lingkaran**

Graf Lingkaran adalah graf yang tiap simpulnya berderajat 2.



**Gambar 2.4** Contoh Graf lengkap

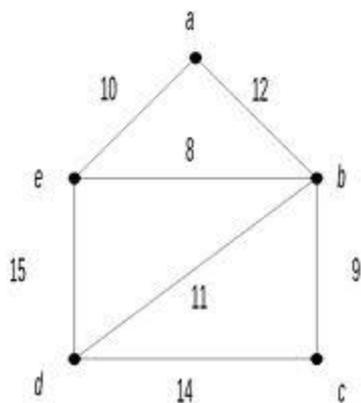


**Gambar 2.5** Contoh Graf Lingkaran

**2.10 Graf Berbobot**

Graf berbobot adalah graf yang pada tiap sisinya mempunyai nilai atau bobot masing-masing. Fungsi bobot ini bisa apa saja tergantung graf tersebut.

Misalnya pada suatu graf yang merepresentasikan suatu jaringan komputer, tiap simpul mewakili komputer dan tiap sisi mewakili hubungan antar komputer maka fungsi bobot bisa berupa jarak antar komputer tersebut.



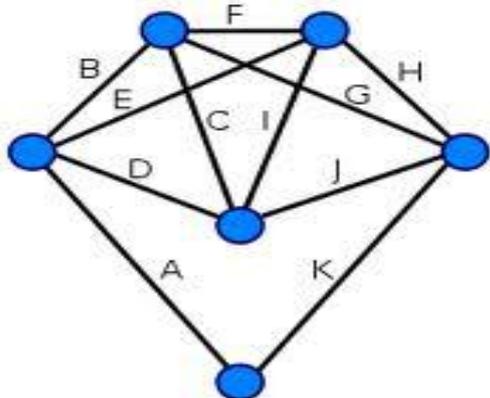
Gambar 2.6 Contoh Graf Berbobot

**2.11 Sirkuit Euler**

Sirkuit Euler adalah sirkuit yang melewati tiap sisi pada graf masing-masing sekali. Suatu graf tak berarah dapat memiliki sirkuit Euler jika dan hanya jika graf tersebut terhubung dan setiap simpulnya berderajat genap. Suatu graf berarah dapat memiliki sirkuit Euler jika dan hanya jika graf tersebut terhubung dan pada setiap simpulnya derajat masuk dan derajat keluar bernilai sama.

**2.12 Lintasan Euler**

Lintasan Euler adalah lintasan yang melalui masing-masing sisi tepat satu kali. Suatu graf tak berarah dapat memiliki lintasan Euler jika dan hanya jika pada graf tersebut terhubung terdapat 2 simpul dengan derajat ganjil atau tidak sama sekali. Suatu graf berarah dapat memiliki lintasan Euler jika dan hanya jika pada graf tersebut terhubung dan setiap simpulnya memiliki derajat masuk dan keluar yang sama kecuali 2 simpul yang salah satunya memiliki derajat keluar lebih besar dari derajat masuk dan lainnya memiliki derajat masuk lebih besar dari derajat keluar.



Gambar 2.7 Contoh Graf Euler

**III. TEORI GRAF PADA DESAIN STATE DIAGRAM**

Salah satu rangkaian digital sekuensial yang sering digunakan pada kehidupan sehari-hari adalah Sequence Detector, rangkaian ini bisa digunakan untuk verifikasi password misalnya. Contoh sederhana, diberikan spesifikasi sequence detector sebagai berikut:

- a. Memiliki input W dan output Z
- b. Output Z akan bernilai 1 jika input W berturut-turut bernilai 1.

Clockcycle:	t <sub>0</sub>	t <sub>1</sub>	t <sub>2</sub>	t <sub>3</sub>	t <sub>4</sub>	t <sub>5</sub>	t <sub>6</sub>	t <sub>7</sub>	t <sub>8</sub>	t <sub>9</sub>	t <sub>10</sub>
w:	0	1	0	1	1	0	1	1	1	0	1
z:	0	0	0	0	0	1	0	0	1	1	0

Nilai t<sub>0</sub>,t<sub>1</sub>,t<sub>2</sub> adalah nilai periode clock tersebut.

Dari spesifikasi diatas dapat dibuat suatu tabel kondisi

Kondisi sekarang	Kondisi Selanjutnya		Output
	W=0	W=1	
A	A	B	0
B	A	C	0
C	A	C	1

- A = Kondisi tidak didapat w=1 satupun
- B = Kondisi terdapat w=1 satu
- C = Kondisi input w=1 dua kali berturut-turut

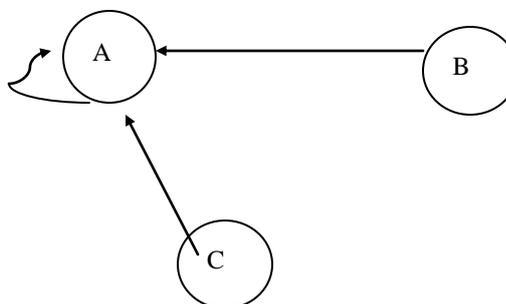
Tabel kondisi diatas dapat direpresentasikan dalam matriks ketetanggaan graf berarah.

Kondisi w=0

	A	B	C
A	1	0	0
B	1	0	0
C	1	0	0

Dari matriks ketetanggaan dapat disimpulkan simpul A berderajat keluar 1 dan memiliki derajat masuk 2, sedangkan simpul lainnya berderajat keluar 1 dan memiliki derajat masuk 0.

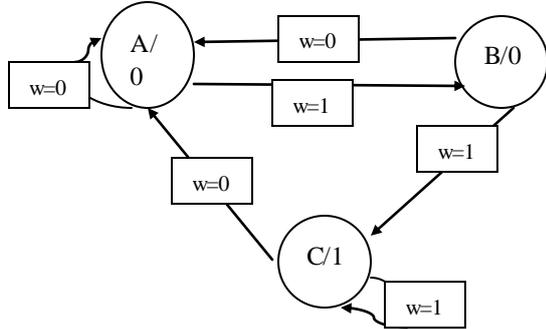
Graf tersebut dapat digambarkan seperti dibawa



Kondisi w=1

	A	B	C
A	0	1	0
B	0	0	1
C	0	0	1

Dari tabel diatas didapat graf yang mewakili state diagram mesin tersebut.



Gambar 3.1 State Diagram

Graf diatas terhubung tetapi tidak memiliki sirkuit euler karena derajat masuk dan derajat keluar tiap simpulnya tidak sama dan mesin yang dihasilkan adalah mesin Moore.

Definisi Formal dari graf diatas adalah  $G=(V,E)$   
 $V=\{A,B,C\}$   
 $E=\{(A,A),(A,B),(B,A),(B,C),(C,A),(C,C)\}$

Selain sequence detector terdapat juga mesin digital seperti mesin jaja permen yang dapat direpresentasikan dalam bentuk graf.

Spesifikasi mesin jaja permen yang diinginkan,

- Mesin akan mengeluarkan permen jika dimasukkan 15 sen
- Mesin hanya menerima uang pecahan 5 sen atau 10 sen
- Hanya satu koin yang dapat dimasukkan dalam satu waktu
- Input N,D dan output Z, N mewakili 5 sen dan D mewakili 10 sen. Mesin mengeluarkan permen jika terdapat 15 sen dalam mesin.

Dari spesifikasi diatas dapat dibuat suatu tabel kondisi sebagai berikut :

S	N,D				output
	00	01	10	11	
A	A	C	B	d	0
B	B	D	C	d	0
C	C	D	D	d	0
D	A	A	A	d	1

- A = Kondisi tidak ada koin yang dimasukkan
- B = Kondisi terdapat koin 5 sen pada mesin
- C = Kondisi terdapat koin 10 sen pada mesin
- D = Kondisi terdapat koin 10 sen dan 5 sen pada mesin

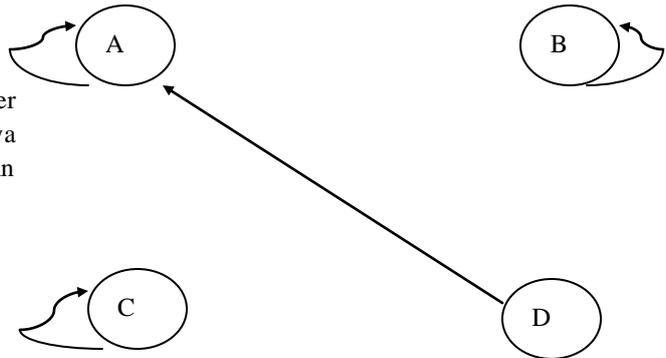
Input N,D = 11 tidak dimungkinkan karena hanya dibolehkan 1 koin pada satu waktu sehingga pada saat input N,D= 11 next state dari mesin adalah d (don't care).

Tabel kondisi diatas dapat direpresentasikan dalam matriks ketetanggan graf berarah.

Kondisi N,D = 00

	A	B	C	D
A	1	0	0	0
B	0	1	0	0
C	0	0	1	0
D	1	0	0	0

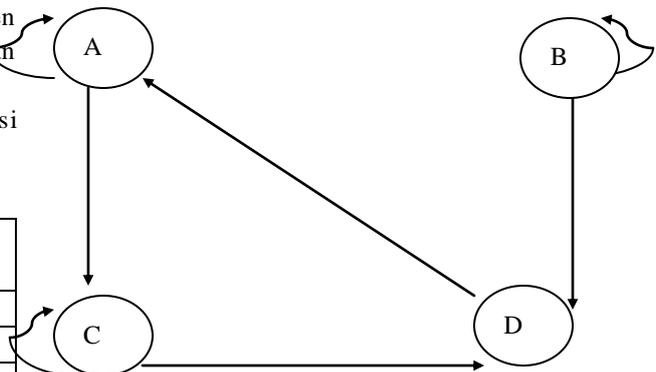
Graf yang dihasilkan dari matriks diatas



Kondisi N,D = 01

	A	B	C	D
A	0	0	1	0
B	0	0	0	1
C	0	0	0	1
D	1	0	0	0

Graf yang dihasilkan dari matriks diatas dan hasil dari penggabungan graf sebelumnya

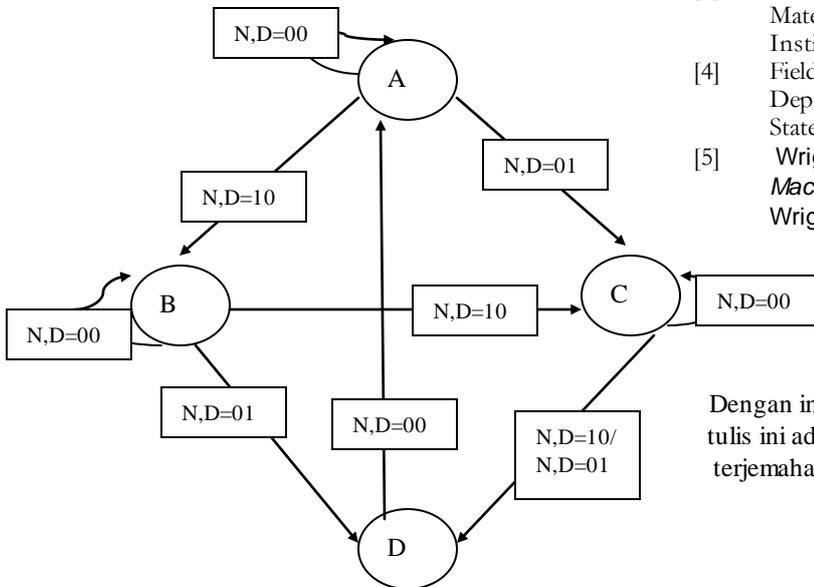


Kondisi N,D = 10

	A	B	C	D
A	0	1	0	0
B	0	0	1	0
C	0	0	0	1
D	1	0	0	0

Mengaplikasikan teori graf dapat mempermudah dalam proses desain state diagram.

Graf yang dihasilkan dari matriks diatas dan hasil dari penggabungan graf sebelumnya



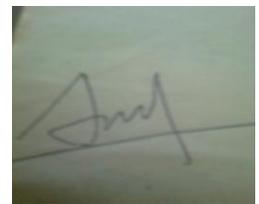
### DAFTAR PUSTAKA

- [1] Mervin T. H. dkk., *Praktikum Sistem Digital*, hal 63-67, Laboratorium Dasar Teknik Elektro, Bandung, 2011
- [2] Stephen Brown, *Fundamentals of Digital Logic with VHDL Design*, hal 487-494, McGraw-Hill, San Francisco, 2009
- [3] Munir, Rinaldi. (2006). Bahan Kuliah IF2153 Matematika Diskrit. Departemen Teknik Informatika, Institut Teknologi Bandung
- [4] Fields, J.E. (2001). *Introduction to Graph Theory*, Department of Mathematics, Southern Connecticut State University
- [5] Wright, David R. (2005). *Finite State Machine*. CSC215 Class Notes. Prof. David R. Wright website, N. Carolina State University

### PERNYATAAN

Dengan ini saya menyatakan bahwa makalah yang saya tulis ini adalah tulisan saya sendiri, bukan saduran, atau terjemahan dari makalah orang lain, dan bukan plagiasi.

Bandung, 17 Desember 2012



Dari hasil penggabungan graf-graf sebelumnya yang dihasilkan dari matriks ketetanggan pada kondisi input tertentu terbentuklah suatu graf terhubung yang tidak memiliki sirkuit euler.

Definisi formal dari graf diatas adalah

$$G=(V,E)$$

$$V= \{A,B,C,D\}$$

$$E= \{(A,A),(B,B),(C,C),(D,A),(A,B),(A,C),(B,C),(C,D),(B,D)\}$$

Terlihat bahwa dua graf yang dihasilkan adalah graf berarah terhubung dan tidak memiliki sirkuit euler maupun lintasan euler.

### IV. KESIMPULAN

Membuat state diagram adalah salah satu langkah penting dalam proses desain suatu rangkaian digital sekuensial.

State Diagram dapat direpresentasikan dalam bentuk graf dan teori-teori pada graf dapat diterapkan pada state diagram.